

Accounts of Materials & Surface Research

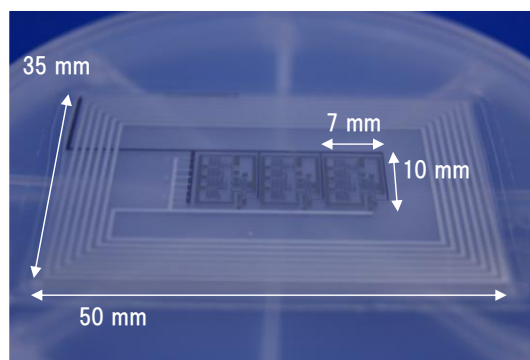
Application of amorphous oxide-TFT technology to thin film radio frequency devices

Hiroyuki Uchiyama

Hitachi Ltd., Research and Development Group, Center for Sustainability, Electrification Innovation Center

1-280, Higashi-koigakubo, Kokubunji-shi, Tokyo 185-8601, Japan
hiroyuki.uchiyama.rd@hitachi.com

Amorphous oxide (a-oxide) thin film transistors (TFTs) are attracting a lot of attention as pixel switches or current drivers of ultra high-resolution displays. The good properties of amorphous oxide TFTs such as thin film, high mobility, high on/off ratio, low temperature process, stability, low-cost fabrication, and so on, should be used not only for display devices, but also for new field applications. So, we have tried to fabricate a thin film RFID tag with whole thin film process based on the a-oxide TFT technology and successfully demonstrated 13.56 MHz band wireless operation. The smooth and thin film RFID tag will be one of the key devices that support next generation IoT technology.



Keyword: Amorphous oxide (a-oxide), Thin film transistors (TFTs), RFID (Radio Frequency Identification), a-IGZO

Hiroyuki Uchiyama is a chief researcher of Hitachi Ltd., Research and Development Group, Center of Sustainability, Electrification Innovation Center.

He received the B.S. and M.S. degrees in chemistry from Chiba University, Japan, in 1987 and 1989, respectively. He also received Doctor of engineering from Hosei University, Japan, in 2006.

In 1989, he joined the Central Research Laboratory, Hitachi Ltd., Tokyo, Japan, where he engaged in the research and development of process technology for III-V compound semiconductor devices and laser diodes until 2006. He launched development of oxide semiconductor materials and devices in 2006. Ever since, he has studied functional oxides and their devices. From 2012 to 2019, he was transferred to Hitachi metals Corp. and engaged in the product development of oxide semiconductor materials.



He was in charge of vice president of the electronics society in the Institute of Electronics, Information and Communication Engineers from 2009 to 2011.

アモルファス酸化物 TFT の薄膜無線デバイスへの応用

内山博幸

株式会社 日立製作所 研究開発グループ 電動化イノベーションセンタ

〒185-8601 東京都国分寺市東恋ヶ窪 1-280

1. はじめに

IGZO (In-Ga-Zn-O)などのアモルファス酸化物(a-oxide)TFT (Thin Film Transistor)¹⁻⁵⁾は、高精細ディスプレイを駆動する技術として注目を集め、高機能携帯端末や高精細薄型テレビ等のディスプレイの画素スイッチング用 TFT として実用化されるに至っている。その特長は、アモルファス Si (a-Si) TFT に比較して高移動度、高オン/オフ比、低電圧駆動、超低オフリーク、透明性、低温・薄膜プロセスなどであり⁵⁾、4K8K などの超高精細ディスプレイにおいては、開口率向上と大面積プロセスに好適な TFT 材料として盛んに開発が進められた。

a-oxide TFT の良好な特性は、ディスプレイ以外の応用についても十分検討が可能である。特に、低温かつ薄膜プロセスが不可欠なフレキシブル薄膜デバイスは、Si 半導体技術や低温ポリシリコン(LTPS: Low temperature polysilicon)薄膜トランジスタの適用は困難であり、a-oxide TFT による実現が期待される⁶⁻¹⁶⁾。しかしながら、a-oxide TFT の回路応用研究は未だ少なく、ディスプレイの組み込み制御回路¹⁷⁻²⁰⁾、リング発信器やアンプ試作等の検討²¹⁻²⁶⁾は見られるものの、本格的な無線デバイスの開発やその評価を行った報告は極めて少ない²⁷⁻²⁹⁾。

一方、すでに機器連携のための近距離無線通信規格である NFC (Near Field Communication)リーダを搭載した高機能携帯端末や腕時計型ウェアラブル端末、眼鏡型ウェアラブル端末等が普及フェーズにある様に、今後すべてのモノが無線により情報交換、連

携するサービス、IoT (Internet of Things)が本格化しつつある。現状は、カード型デバイス等に代表される Si 半導体技術の RFID (Radio Frequency Identification)を用いたものが主流だが、これらのRFIDチップの場合、フレキシブルデバイスへの適用を考慮した場合、チップ段差(チップ組込により発生する段差)や実装工程を含めた製造コスト、フレキシブル化への適用性などの課題が存在する。特に、チップ段差の問題は大きく、基板の薄層化を行っても実装基板含め概ね100 μm の段差が発生する(図 1)。フィルムなどへ実装した場合、この段差は、指先で感じ取ることのできる程のものであり、重ねた場合には明らかな段差となり(同じ位置に実装される場合)、利用し難いものとなる。そこで、将来的には様々な形状に違和感なく貼付け、組込み可能な薄膜フレキシブル RFID の用途開拓が期待され、これこそ低温・薄膜プロセスが可能な a-oxide TFT の特長を活かすことのできる分野である。薄膜プロセスのみで形成可能なため、発生する段差は、最厚部となるアンテナ回路を加えた場合でも、2 μm 程度となり、Si 半導体技術によるRFIDチップのような問題は全く発生しない(図 1(a))⁷⁻¹⁶⁾。また、低コストなフィルム基板への適用には、基板の耐熱性としてプロセス上の処理温度は活性化工程を含め200°C以下の低温プロセスが要求されるが、a-oxide TFTはこの点でも十分対応可能である。

我々は、これまで低温・薄膜プロセスのみで形成が可能な a-oxide TFT 技術を基礎とした薄膜 RFID の試作と無線評価を行い、RFID の

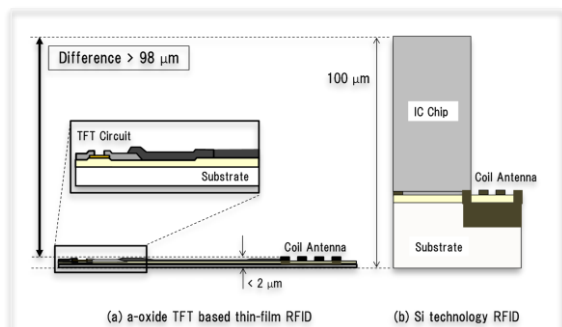


Figure 1. Step difference between thin film RFID based on a-oxide TFT technology (a) and conventional RFID chip (b)

動作実証までを報告してきた⁶⁻¹⁶⁾。本稿ではその内容について解説するとともに、明らかとなった技術課題についてもまとめ、解決策の提案や今後の展望について記述する。

2. 薄膜プロセスとデバイス構造

今回 RFID 回路の試作に用いたボトムゲートトップコンタクト型 a-IGZO (In-Ga-Zn-O) TFT の構造を図 2(a)(b)に示す。基板には、外形 76.2 mm φ、板厚 0.525 mm の信越化学製合成石英基板を用い、ゲート電極にはスパッタリング法により形成した厚さ 70 nm の Mo、ゲート絶縁膜には CVD (Chemical Vapor Deposition) 法により形成した厚さ 100 nm の SiO_x 膜、チャンネル層 (ソース・ドレイン電極間に流れる電流が通過する領域) には厚さ 20nm の a-IGZO 層、ソース・ドレイン電極 (ゲート電極により制御された電流の出入口) にはスパッタリング法により形成した厚さ 120nm の Mo を用いた。チャンネル層の a-IGZO 膜については、IGZO ターゲット (純度 4N) を用い、キャノンアネルバ製 E-200S 型装置により、室温にて高周波スパッタリング成膜した。

参考のため、層厚は異なるが、図 2(c)にこれらの層構造の TEM 像を示す。Si 基板の周期的な格子像に対し、IGZO 層が特定の結晶構造を持たないアモルファスであることが良く分かる。アモルファスでありながら、デバイス応用に資する導電機構を有する点が本材料の特徴であり、金属イオンの s 軌道のオーバラップ

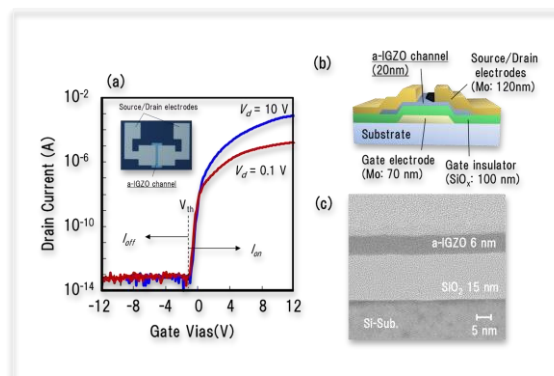


Figure 2. Structure of fully depleted a-IGZO TFT and the transfer characteristics

- (a) Top view of a-IGZO TFT and the transfer characteristics
- (b) Cross-sectional view of a-IGZO TFT
- (c) Cross-sectional TEM image of a-IGZO layer

による電導と説明されることが多い^{30, 31)}。

我々が目標とするパッシブ型無線デバイスでは低電力駆動が望ましく、回路に用いられる TFT には急峻な電流-電圧特性 (低 Subthreshold Slope)、低オフ電流 (I_{off} : スイッチ OFF 時に流れる電流)、高オンオフ比 (I_{on}/I_{off} : スイッチ ON 時と OFF 時の電流の比) が必要である。そのため、我々は完全空乏型 TFT (スイッチ OFF 時にチャンネル層からキャリアが完全に排除された状態の TFT) を実現するデバイス設計によりチャンネル層厚を決定し^{6, 7)}、その TFT 特性に対応する回路設計と試作を行った。特に無線応用については、移動度やオン電流などオン特性がその回路特性に大きく影響するため、オン特性と空乏化を両立させる TFT 構造が不可欠であった。この a-IGZO TFT (チャンネル層厚 20 nm)、ゲート長 (L) 2.0 μm、ゲート幅 (W) 100 μm の電流-電圧特性は図 2(a)に示す通りである。極めて低いオフ特性 (I_{off}) を確保しながら、電界効果移動度 (μ_{FE}) についても、15.1 cm²/Vs という良好な値を得ている。なお、 μ_{FE} は、キャリアの移動速度を示す指標であり、この値が高いことはデ

バイス動作速度(クロック周波数など)が向上することを意味する。

3. a-IGZO TFT を用いた薄膜 RFID の開発

3.1 ブリッジ型整流回路の試作と 13.56 MHz 帯無線評価

まず、RFID の電源となる整流回路の開発を行った。今回試作した整流回路は、4つの TFT と電圧平滑化のための容量(CS)から構成されたブリッジ型整流回路であり、アンテナ端子 (L_A , L_B) から入力された交流信号を直流信号に変換し、 $V_{OUT(+)}$ と $V_{OUT(-)}$ の間に給電する(図 3(a))。

この整流回路に前述の a-IGZO TFT (チャンネル層厚 20 nm) を適用した。この整流回路について 13.56 MHz 帯における無線評価を行った結果を図 3 (b) に示す。評価には HF 帯コイルアンテナ (80 mm × 50 mm, 3 巻き) と共振容量 (C_R) を別途接続し、市販の RFID リーダからの交流出力 (送信出力: 200 mW) を利用した。RFID 回路の電源としては、正極側のみを利用するため半波長の表示としているが、13.56 MHz の高周波入力が直流変換されている様

子が分かる。次に、リーダ-アンテナ間距離 (d) と出力電圧の関係を図 3(c) に示す。出力電圧は、 $d = 30$ mm の時に最大値 12 V を示し、その後は d の増大とともに減少した。出力電圧 12 V における供給電力は、およそ $70 \mu\text{W}$ であり、a-IGZO TFT で構成した整流回路により良好な特性が得られることが確認できた。

13.56 MHz 帯 RFID 回路 (回路規模約 1000 トランジスタを想定) を a-IGZO TFT で構築する場合、その駆動に必要な最低電圧はおおよそ 5 V (電力に換算すると約 $20 \mu\text{W}$) と試算している。今回の無線評価結果から、出力電圧 > 5 V が得られるアンテナ距離は 5 ~ 65 mm であり、この範囲内で 13.56 MHz 帯 RFID 回路を駆動できる見込みが得られた。

3.2 RFID 回路試作と 13.56MHz 帯無線評価

次に、アンテナを除く全ての回路を a-IGZO TFT を用いた薄膜プロセスで構築した RFID 回路 (CS 混載、回路規模 1026 トランジスタ) の試作を行った。回路構成を図 4 (a) に示す。評価については、RFID からの出力をリーダ/アンテナ間に設置した検知コイルによりスペクトルアナライザで検出する方法で行った。13.56 MHz 帯における無線評価の結果を図 4 (b) に示す。リーダ (送信出力: 40 mW) からの交流入力を受け、クロック動作開始のプリアンブル信号 (8 bit)、データ区切りのためのユニークワードが出力され、続いて ROM データ (ID に相当: ここでは 4 bit) が出力されたのが分かる。論理ゲートに能動負荷接続型インバータを採用し、送信プロトコルも単純な構成と

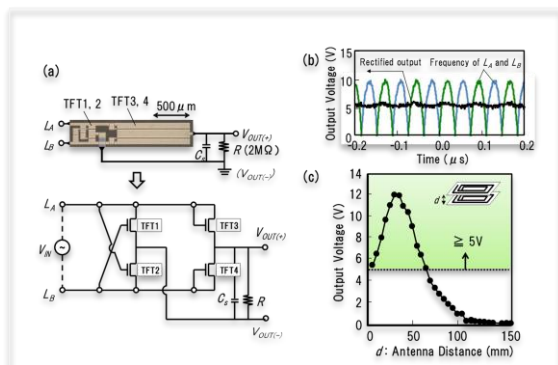


Figure 3. Structure of a-IGZO TFT based rectifier and the 13.56 MHz wireless output
 (a) Top view of a-IGZO TFT based rectifier and the circuit diagram
 (b) 13.56 MHz wireless output of a-IGZO TFT based rectifier (half-wave)
 (c) Dependence of output voltage on antenna distance

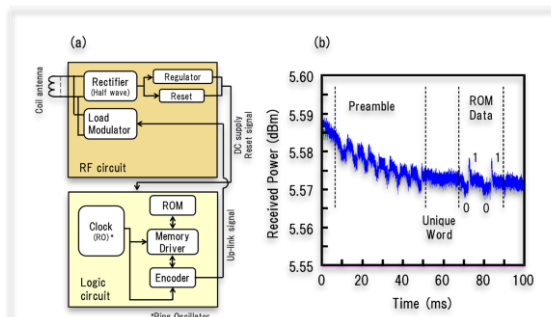


Figure 4. Circuit architecture of a-IGZO TFT based RFID (a) and the 13.56 MHz wireless response signals (b)

することで、回路の超低消費電力化 ($20 \mu\text{W}$) を実現し、アンテナ距離 75 mm までの範囲で送受信を確認できた。この結果は、a-IGZO TFT がオフ状態でも Si や a-Si、LTPS に比較して 3 桁以上低い極めて微弱な電流を流す特性を利用した論理回路とすることで実現したものであり、n 型半導体のみの回路でも低消費電力化が可能であること、全工程を薄膜プロセスのみで構築した a-IGZO TFT 回路で 13.56 MHz 帯 RFID としての動作が可能であることを実証したものである。

さらに、RFID 回路のみならず、回路からコイルアンテナまでの全工程を薄膜プロセスのみで同一基板上に一体形成した RFID タグ (RFID 回路、同じものが 3 セット形成されている) の試作にも成功している (図 5)^{7-9, 14-16)}。今回は半導体プロセスの成膜技術等により行ったが、将来的に印刷プロセス等を活用できれば更なる低コスト化も可能である。

4. アモルファス酸化物 TFT を用いた薄膜 RFID の課題と今後の展望

4.1 a-IGZO TFT による薄膜 RFID の課題

a-IGZO TFT を用いた薄膜 RFID 回路について基礎的な検討を行い、13.56 MHz 帯における無線応答動作を確認することができた。性能的には微細化技術を駆使した Si 半導体技術の RFID に比較すると、動作速度、デバイスサイズなど全く及ばないものである。しかし、交通系 IC に代表される非接触 IC カード

(ISO/IEC14443) や NFC タグ (ISO/IEC15693) の規格に対応した汎用性の高い 13.56 MHz 帯で動作できたことは大きな成果である。また、この薄膜プロセスのみで形成された RFID は、冒頭で述べた通り Si デバイスでは実現困難な薄膜・低段差という特徴を有する。今後は、本試作により得られた課題を克服し、より実用的な技術レベルへの向上を目指すことになる。

我々の報告した RFID の最大の課題は、低電力動作、無線応答は実現したものの、動作速度が 50 Hz 程度 (図 4(b)) と非常に遅いことである。今後 ISO/IEC15693 などの標準化された仕様に対応するためには、最低でも数 kHz 程度の動作速度が望まれる。整流動作に関しては現状の a-IGZO TFT の特性でも UHF 帯程度まで追従できることは確認しており⁷⁾、当初の RFID 回路設計上も数 kHz 程度の動作を想定していた。しかし、今回の結果はそれに及ばないものであり、その原因として考えられるのが、 μ_{FE} やオン電流などオン特性の不足と近年ディスプレイデバイス実用化においても重要な課題となっているプロセスや光劣化によるしきい電位 (V_{th}) 変動の影響³²⁻³⁶⁾である。実用に耐える回路とするには高移動度化と V_{th} 変動を抑制する技術が不可欠である。これにより、消費電力と動作速度のバランスを考えた回路設計技術と融合し、NFC タグなど ISO/IEC15693 相当の規格であれば十分実現可能と考える。

4.2 今後の展望

V_{th} 変動については、近年、ポリイミド基板上に a-IGZO TFT 技術を用いて構築した RFID 回路の報告があり、その中でバックゲートを付加することにより a-IGZO TFT の V_{th} 制御の課題を克服し、動作確認している例がある²⁹⁾。バックゲートの効果により V_{th} 制御は可能と思われるが、この手法では最低フォトマスクの 1 枚増加と 2 工程以上のプロセス増加が見込まれ、製造コスト上好ましいとは言えない。しかし、今後回路が複雑化した場合には V_{th} 制御はさらに大きな課題となる可能性があり、これらの技術についても十分に考慮しておく必要がある。

一方、我々は酸化物 TFT 材料の開発から

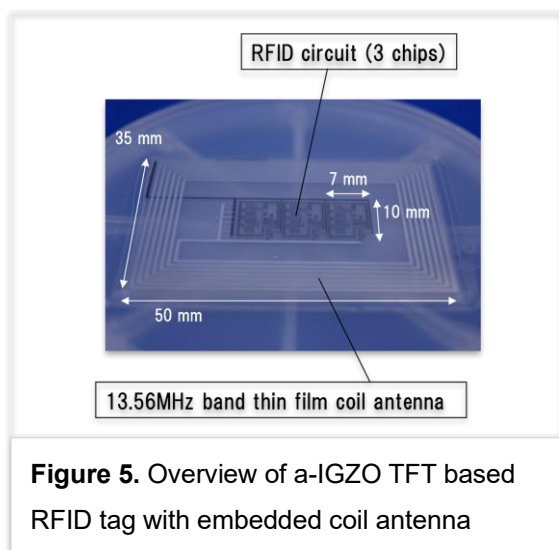


Figure 5. Overview of a-IGZO TFT based RFID tag with embedded coil antenna

その改善検討を進めている。図 6(a)は日立と日立金属で開発した a-ZTO (Zn-Sn-O)系酸化物(開発コード名:OS-Z) TFT の電流-電圧特性(L:100 μ m、W:2000 μ m)の例である。本材料は、a-IGZO TFT とほぼ同等の特性(図 6(b))を示すが、a-IGZO に比較して V_{th} 安定性が高い特性を有する。また、成膜時の酸素添加量制御によりキャリアの制御性に優れた特性も示し、キャリアの豊富な導電膜として知られる IZO (In-Zn-O)や ITO (In-Sn-O)と積層することにより、a-IGZO を超える高移動度を実現することができる^{37, 38)}。通常これらのキャリア過多の導電膜をチャンネルに使用すると、ゲートバイアスによるスイッチング制御が不可能となり、 V_{th} が負側にシフトするなど、回路動作に不都合な特性となるが(図 7(a))、我々はこれまでに、チャンネル層を活性化するアニール工程について、UV アニール(UV 光を照射しながらアニール処理を行うアニール方法)の採用や成膜時アニール(スパッタリングによる成膜と同時にアニールを行う方法)、成膜時酸素添加(a-oxide は成膜時に添加する O_2 ガス流量によりキャリア数を制御する)の緻密な制御を適用することにより良好な V_{th} 制御と高移動度化との両立を実現している。図 7(b)は 200°C の UV アニールを行った OS-Z(25nm)/IZO(5nm)TFT (L:10 μ m、W:100 μ m) の電流-電圧特性である。 $\mu_{FE} = 31.3$ cm^2/Vs で、0V に近い $V_{th} = -3.5$ V に改善されている³⁸⁾。また、図 7(c)には、200°C の成膜時アニールを行った OS-Z(25nm)/ITO(5nm)積層 TFT の電流-電圧特性(L:100 μ m、W:2000 μ m)を示す。 $\mu_{FE} =$

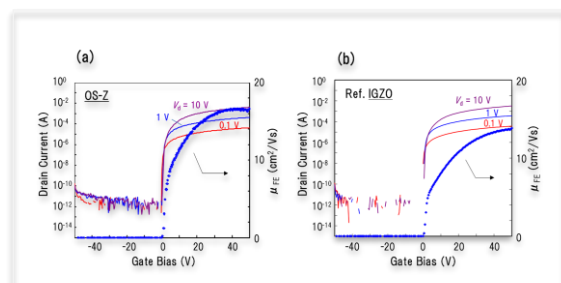


Figure 6. Transfer characteristics of OS-Z (ZTO based a-oxide) TFT (a) and a-IGZO TFT (b)

42.1 cm^2/Vs を確保し、 $V_{th} = 0.5$ V に制御されている³⁸⁾。いずれもチャンネル層の活性化アニール温度としては 200°C までに抑制しており、プロセス温度の低温化も実現している。また、プロセス的には成膜工程が一つ増えるのみで、それ以外の工程に変更はなく、プロセスコストが増加する心配もない。

今後、これらの V_{th} 安定性に優れた高移動度 a-oxide TFT 技術を適用することにより、より高度な薄膜・フレキシブル RFID の実現が可能と考える。今回の結果からは、非接触 IC カードの様に複雑な処理実行や高度なセキュリティ確保のため大規模な回路とすることは、a-oxide TFT 技術の RFID では非現実的に思えるが、現状 15 cm^2/Vs 程度の a-IGZO TFT の移動度を上記高移動度 TFT 技術により 50~100 cm^2/Vs 程度まで向上できれば、RFID の動作速度が改善し、より複雑な回路動作も可能となる。今後センサ組み込みやメモリ書き換え機能など、より高度な機能を付加することは十分可能と考える。

他にもフレキシブル基板への適用には基板

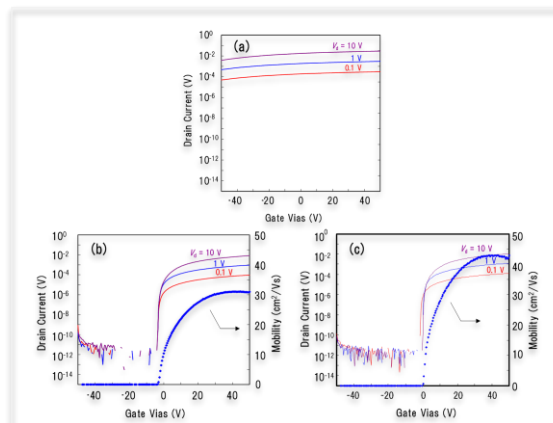


Figure 7. Transfer characteristics of high

mobility stacked channel a-oxide TFTs

(a) OS-Z(15nm)/ITO(5nm) TFT (V_{th} uncontrollable)

(b) OS-Z(25nm)/IZO(5nm) TFT + UV annealing(200°C)

(c) OS-Z(25nm)/ITO(5nm) TFT + substrate annealing during channel deposition(200°C)

の収縮、凹凸によるプロセス精度、ゲート絶縁膜やパッシベーション膜(デバイスを保護、密閉する不働態膜)の低温化などの製造プロセス上の課題など、実用化には課題は多いが、今回紹介した a-oxide TFT 材料によるアプローチをはじめ、課題を一つずつ克服することで、柔軟でどこにでも違和感なく貼り付け、組み込みが可能な薄膜・フレキシブル RFID タグは実現可能と考えている。これらは、IoT、機器連携やウェアラブルセンサ、セキュリティ応用(高性能携帯端末を利用した真贋判定、認証技術等)など NFC により実現する新しいサービスのキーデバイスになるものと期待している。

5. おわりに

以上、a-oxide TFT を利用した薄膜 RFID 開発の現状と課題、今後の展望について述べた。a-oxide TFT は、超高精細ディスプレイを担う技術として実用化もされているが、その高い半導体特性は、新たな用途の開拓を期待させるものである。特長である薄膜や低温プロセスなどを強みとして、今後 RFID 回路以外の新たな応用展開についても検討したい考えである。皆様より新規応用先についてご指導、ご意見賜れば幸いである。

6. 謝辞

本稿は、共同研究者である(株)日立製作所研究開発グループの尾崎太亮氏、河村哲史氏、森塚翼氏、山添孝徳氏、若菜裕紀氏との研究成果の要約である。また、酸化物 TFT 材料開発において、多大なご支援をいただいた日立金属(株)安来工場新素材工場ターゲットグループと関係者の皆様に敬意を表し、ここに感謝申し上げる。

参考文献

- 1) K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono; Nature, 432, 488 (2004).
- 2) K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano and H. Hosono; Jpn. J. Appl.

- Phys., 45, 4303 (2006).
- 3) T. Kawamura, H. Uchiyama, S. Saito, H. Wakana, T. Mine, M. Hatano, K. Torii, and T. Onai; IEEE International Electron Device Meeting Tech. Dig., 2008.
- 4) T. Kawamura, H. Uchiyama, S. Saito, H. Wakana, T. Mine, M. Hatano; Appl. Phys. Lett., 106, 013504(2015).
- 5) 松尾拓哉; シャープ技報, 37, 13 (2012).
- 6) 内山博幸, 河村哲史, 若菜裕紀; フレキシブルエレクトロニクスデバイスの開発最前線, p.205(NTS 出版, 2011).
- 7) 内山博幸; 研究開発リーダー, 10, 29 (2013).
- 8) 内山博幸; MATERIAL STAGE, 13, 26 (2013).
- 9) 内山博幸;【次世代】ヘルスケア機器の新製品開発,p.558(技術情報協会,2014)
- 10) T. Kawamura, H. Wakana, K. Fujii, H. Ozaki, K. Watanabe, T. Yamazoe, H. Uchiyama, and K. Torii; IEEE International Electron Device Meeting Tech. Dig., 1 (2010).
- 11) T. Kawamura, H. Wakana, K. Fujii, H. Ozaki, K. Watanabe, T. Yamazoe, H. Uchiyama, and K. Torii; IEEE Trans. Electron. Device, 59, 3002 (2012).
- 12) H. Ozaki, T. Kawamura, H. Wakana, T. Yamazoe, and H. Uchiyama; IEICE Electron. Express, 8, 225 (2011).
- 13) H. Ozaki, H. Wakana, T. Kawamura, T. Yamazoe, and H. Uchiyama; VLSI Circuits Dig., 54 (2011).
- 14) 河村、尾崎、若菜、内山; 応用物理, 82, 866(2013).
- 15) T. Kawamura, H. Ozaki, H. Wakana, T. Yamazoe, H. Uchiyama, and M. Hatano; Proc. International Workshop on Active-Matrix Flatpanel Displays and Devices, 315 (2014).
- 16) H. Uchiyama; Proc. Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices, 186 (2014).

- 17) E. Fukumoto, T. Arai, N. Morosawa, K. Tokunaga, Y. Terai, T. Fujimori, and T. Sasaoka, *J. Soc. Inf. Disp.*, 19, 867 (2012).
- 18) B. Kim, S. C. Choi, S-H. Kuk, Y. H. Jang, K-S. Pack, C. D. Kim, and M. K. Han, *IEEE Electron Dev. Lett.*, 56, 167 (2011).
- 19) B. Kim, H. N. Cho, W. S. Choi, S. H. Kuk, Y. H. Jang, J. S. Yoo, S. Y. Yoon, M. C. Jun, Y. K. Hwang, and M. K. Han, *IEEE Electron Device Lett.*, 33, 528 (2012).
- 20) K. Yamamoto, K. Tanaka, K. Okada, K. Yamamoto, S. Uchida, H. Kato, T. Karahashi, and T. Matsuo, *Proc. International Display Workshop, AMD4-3*, 352 (2017).
- 21) H. Yin, S. Kim, C. J. Kim, J. C. Park, I. Song, S.-W. Kim, S.-H. Lee, and Y. Park; *IEEE International Electron Device Meeting Tech. Dig.*, 1 (2008).
- 22) G. Yu, C.-F. Wu, H. Lu, F.-F. Ren., R. Zhang, Y.-D. Zhang, and X.-M. Huang; *Chin. Phys. Lett.*, 32, 047302 (2015).
- 23) B. R. McFarlane, P. Kurahashi, D. P. Heineck, R. E. Presley, E. Sundholm, and J. F. Wager; *IEEE Electron. Device Lett.*, 31, 314 (2010).
- 24) P. G. Bahubalindrani, J. Martins, A. Santa, V. Tavares, R. Martins, E. Fortunato, and P. Barquinha; *IEEE J. Electron Devices Soc.*, 6, 760 (2018).
- 25) C. Zysset, N. Munzenrieder, L. Petti, L. Buthe, G. A. Salvatore, and G. Troster; *IEEE Electron Device Lett.* 34, 1394 (2013).
- 26) N. Munzenrieder, L. Petti, C. Zysset, G. A. Salvatore, T. Kinkeldei, C. Perumal, C. Carta, F. Ellinger, and G. Troster; *IEEE International Device Meeting Tech. Dig.*, 5.2.1 (2012).
- 27) B.-D. Yang, J.-M. Oh, H.-J. Kang, S.-H. Park, C.-S. Hwang, M.-K. Ryu, and J.-E. Pi.; *Electronics and Telecommunications Research Institute*, 35, 610 (2013).
- 28) A. K. Tripathi, E.C. Smits, J. B. P. H. van der Putten, M. van Neer, K. Myny, M. Nag, S. Steudei, P. Vicca, K. O'Neill, E. van Venedaal, J. Genoe, P. Herernans, and G. H. Gelinck; *Applied Physics Lett.*, 98, 162102 (2011).
- 29) M.-H. Hung, C.-H. Chen, Y.-C. Lai, K.-W. Tung, W.-T.-Lin, H.-H. Wang, F.-J. Chan, C.-C. Cheng, C.-T. Chuang, Y.-S. Huang, C.-N. Yeh, C.-Y. Liu, J.-P. Tseng, M.-F. Chiang, and Y.-C. Lin; *Proc. IEEE International Conference on RFID*, 193 (2017).
- 30) H. Hosono; *J. Non-Crystalline Solids*, 352, 851 (2006).
- 31) T. Kamiya and H. Hosono; *NPG Asia Mater.*, 2, 15 (2010).
- 32) K. Takechi, M. Nakata, T. Eguchi, H. Yamaguchi, and S. Kaneko; *Jpn. J. Appl. Phys.*, 48, 010203 (2009).
- 33) T.-C. Fung, C.-S. Chuang, K. Nomura, H.-P. D. Shieh, H. Hosono, and J. Kanicki; *J. Inf. Display*, 9, 21 (2008).
- 34) T-Y Hsieh, T-C Chang, T-C Chen, M-Y Tsai, W-H Lu, S-C Chen, F-Y Jian, and C-S Lin; *Thin Solid Films*, 520, 1427 (2011).
- 35) J. F. Conley; *IEEE Trans. Device Mater. Reliab.*, 10, 460 (2010).
- 36) J.-H. Kim, U.-K. Kim, Y.-J. Chung, and C.-S. Hwang; *Appl. Phys. Lett.*, 98, 232102 (2011).
- 37) H. Wakana, T. Kawamura, K. Fujii, H. Uchiyama, and M. Hatano; *Proc. Society for Information Displays Symp. Dig.*, 41, (1), 1287 (2010).
- 38) T. Moritsuka and H. Uchiyama; *Proc. International Display Workshop*, 512 (2019).